25 Spring ECEN 607: Advanced Analog Circuit Tech

Design Post-lab Report

Lab3: Op Amp Design - I

Name: Yu-Hao Chen

UIN:435009528

Section:601

Professor: Jose Silva-Martinez

TA: Yoon, Sung J

一張含有 文字, 字型, 數字, 螢幕擷取畫面 的圖片

AI 產生的內容可能不正確。

|  |
| --- |
|  |
|  |
| W= 27u for two triode mode transistor |
|  |

1. Simulate the circuit from the prelab and adjust the transistor sizes accordingly.

|  |
| --- |
|  |
| Vcm range |
| Output swing: 0.6 ~ -0.7= 1.3v |
| Input ref noise |
| GBW & Av0 |
| PM |
| Gm8 |
|  |

1. Run MC simulation and adjust your design to target a 3-sigma yield for DC Gain, GBW, Phase Margin and input referred noise until all specifications are met. Provide necessary screen shots such that you clearly show the specs are met. (including histogram plots).

|  |
| --- |
| 一張含有 文字, 螢幕擷取畫面 的圖片  AI 產生的內容可能不正確。 |
| 一張含有 螢幕擷取畫面, 文字, 數位合成, 繪圖軟體 的圖片  AI 產生的內容可能不正確。 |
| 一張含有 螢幕擷取畫面, 文字 的圖片  AI 產生的內容可能不正確。 |
| 一張含有 文字, 螢幕擷取畫面 的圖片  AI 產生的內容可能不正確。 |

1. Simulate the supply voltage variations (+5, -5%) and temperature (-40, 125C) for DC Gain, GBW, Phase Margin. You do not have to adjust the design if specs are not met.

|  |
| --- |
| Temp |
| 一張含有 螢幕擷取畫面, 電子產品, 多媒體軟體, 軟體 的圖片  AI 產生的內容可能不正確。 |
| 一張含有 螢幕擷取畫面, 電子產品, 多媒體軟體, 軟體 的圖片  AI 產生的內容可能不正確。 |
| Power (blue for -5% Red for +5% Green for 1.8 Vpp) |
| 一張含有 螢幕擷取畫面, 多媒體軟體, 軟體, 電子產品 的圖片  AI 產生的內容可能不正確。 |
| 一張含有 螢幕擷取畫面, 多媒體軟體, 文字, 軟體 的圖片  AI 產生的內容可能不正確。 |

1. Plot the root-locus of the transfer function from pre-lab (Over design the RHZ, 2\*gm8/Cc). Use MATLAB function rlocus. Comment on the result with 250mV step response on unity-gain buffer configuration (beta=1).

|  |
| --- |
|  |
| PM around 50 with a little ringing but stable faster |

* **Conclusion**

Miller compensation is essential for stabilizing OPAs but introduces an undesirable **Right-Half Plane (RHP) zero**, which degrades phase margin and stability. To counteract this, **zero canceling** techniques introduce a **Left-Half Plane (LHP) zero** via a series resistor, effectively mitigating the RHP zero’s impact. Proper **Miller RC compensation** shapes the **root locus**, optimizing pole placement, loop stability, and transient response. By carefully designing **zero placement**, designers can enhance **bandwidth, phase margin, and gain performance**, ensuring a well-behaved amplifier with minimal overshoot and ringing.

* **Appendix**

**一張含有 文字, 軟體, 電腦圖示, 網頁 的圖片

AI 產生的內容可能不正確。一張含有 文字, 字型, 螢幕擷取畫面, 行 的圖片

AI 產生的內容可能不正確。**